

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213877

(43) 公開日 平成9年(1997) 8月15日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 25/04			H 0 1 L 25/04	Z
25/18			H 0 5 K 1/05	Z
H 0 5 K 1/05				

審査請求 未請求 請求項の数5 OL (全 9 頁)

(21) 出願番号 特願平8-17899

(22) 出願日 平成8年(1996) 2月2日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 持田 久

神奈川県川崎市幸区小向東芝町1 株式会

社東芝多摩川工場内

(74) 代理人 弁理士 三好 秀和 (外3名)

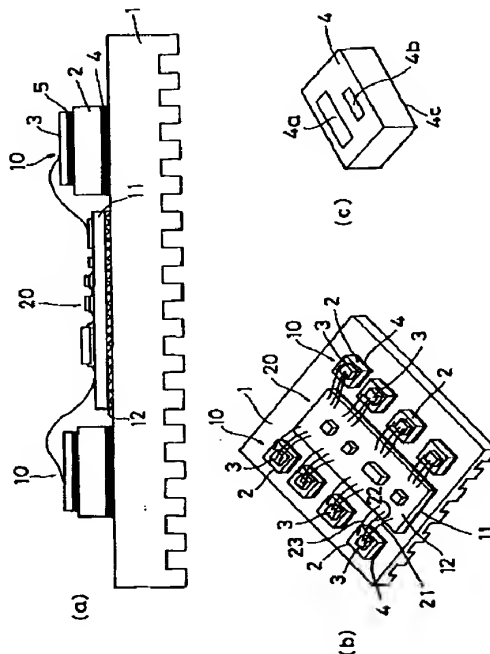
Heatsink = b.c.o.

(54) 【発明の名称】 マルチチップモジュール半導体装置

(57) 【要約】

【課題】 電氣的絶縁性、高热伝導性且つ高耐熱性に優れ、低コストで、高信頼性のマルチチップモジュール半導体装置を提供することである。

【解決手段】 複数のパワー素子を有するパワー回路部と、このパワー回路部を制御する制御回路部とが同一放熱板上に実装されたマルチチップモジュール半導体装置において、前記各パワー素子は、セラミックス系の絶縁層を有するヒートスプレッタを介して前記放熱板に半田付けによって実装した。その際、前記ヒートスプレッタは、熱伝導率が $0.2 \text{ W}/^{\circ}\text{C} \cdot \text{cm}$ 以上の高热伝導性であり且つ 300°C 以上の高耐熱性を有する Al_2O_3 層または AlN 層で前記絶縁層を構成し、この絶縁層の上面及び下面側に半田付け可能なメタライズ処理を施した。



【特許請求の範囲】

【請求項1】 複数のパワー素子を有するパワー回路部と、このパワー回路部を制御する制御回路部とが同一放熱板上に実装されたマルチチップモジュール半導体装置において、

前記各パワー素子は、セラミックス系の絶縁層を有するヒートスプレッタを介して前記放熱板に半田付けによって実装したことを特徴とするマルチチップモジュール半導体装置。

【請求項2】 前記ヒートスプレッタは、熱伝導率が $0.2\text{ W}/\text{C}\cdot\text{cm}$ 以上の高熱伝導性であり且つ 300°C 以上の高耐熱性を有する Al_2O_3 層または AlN 層で前記絶縁層を構成し、この絶縁層の上面及び下面側に半田付け可能なメタライズ処理を施したものであることを特徴とする請求項1記載のマルチチップモジュール半導体装置。

【請求項3】 前記ヒートスプレッタは、熱伝導率が $0.2\text{ W}/\text{C}\cdot\text{cm}$ 以上の高熱伝導性であり且つ 300°C 以上の高耐熱性を有する Al_2O_3 層または AlN 層で前記絶縁層を構成し、この絶縁層の上面及び下面側に Cu ペーストの印刷焼成による Cu 厚膜を形成したものであることを特徴とする請求項1記載のマルチチップモジュール半導体装置。

【請求項4】 前記制御回路部は、プリント基板、セラミックス基板または金属基板を用いて構成したことを特徴とする請求項1乃至請求項3記載のマルチチップモジュール半導体装置。

【請求項5】 トランスファーモールド法により外囲器を成型したことを特徴とする請求項1乃至請求項4記載のマルチチップモジュール半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のパワー素子とこれを個別する制御する回路とを搭載したマルチチップモジュール半導体装置に関する。

【0002】

【従来の技術】図5は、従来の一般的なハイブリッド・モータドライブ回路の回路図であり、図6はその等価回路図である。

【0003】このHブリッジ・モータドライブ回路は、パワー素子としてのFET101、102、103、104を備え、この各FET101～104は、入力端子111、112、113、114へ供給される制御部（図示しない）からの制御信号により個別に制御され、出力端子121と122に接続されるモータ130を駆動する。

【0004】すなわち、前記制御部は、当該Hブリッジ・モータドライブ回路の各FET101～104をオン／オフを制御して、電流の流れる方向を例えば図6に示すP1、P2のように変え、モータ130に正転、逆転

及びブレーキなどの制御を行う。

【0005】このような複数のパワー素子が個別に制御されるHブリッジ・モータドライブ回路などの回路を実現する場合において、通常、電源－グランドライン間、及び各パワー素子のソースドレイン間には大電流が流れ、これによって生じた熱を放熱するため、従来では、以下に示すような金属ベース基板やDBC基板を用いて部品実装を行っている。

【0006】図7は、従来のマルチチップモジュール半導体装置の第1の構成例（第1の従来装置）を示す断面図である。

【0007】この半導体装置は、ベース基板（Al、Cuなど）201上に熱可塑性樹脂からなる絶縁層202を介して銅箔による配線パターン203が施された金属ベース基板200を備えている。そして、配線パターン203上に、ヒートスプレッタ204を介して発熱する各パワー素子205がマウントされている。ここで、ヒートスプレッタ204は、高信頼性を要求される場合TFT耐量（パワーサイクル耐量）の向上のためシリコンに近い膨脹係数の材質が用いられ、例えばモリブデン（Mo）などで構成されている。また、前記ヒートスプレッタ204は配線パターン203に半田206で半田付けされ、さらに前記各パワー素子205はヒートスプレッタ204上に半田207で半田付けされた上、所定のワイヤボンディング処置が施されている。

【0008】ここで、前記TFT耐量（パワーサイクル耐量）について簡単に説明する。パワー素子をオンして大電流Iを流すと、そのオン抵抗RONにより、 $I^2 \times R_{ON}$ の発熱が生ずる。パワーサイクルテストは、パワー素子をオン／オフして発熱／冷却の繰り返しを行うテストであり、このテスト時に、パワー素子（Si）、半田（Pb、Sn等）、ヒートスプレッタ（Cu等）の熱膨脹係数の違いにより半田部に微小クラック、ぜい化（ボイド）が生ずる。この半田部に生じた微小クラックやぜい化によって、パワー素子で発生した熱をヒートスプレッタに逃がす効率が悪化する。これは、定量的に熱抵抗という数値で表わされ、半導体パワー部品の重要な規格の一つとなっている。TFT耐量は、この熱抵抗がある値より悪化したときの繰り返し回数を示している。

【0009】図8は、従来のマルチチップモジュール半導体装置の第2の構成例（第2の従来装置）を示す断面図である。

【0010】この半導体装置は、セラミックス基板301の表面に配線パターン（銅箔）302が施され且つ裏面に銅箔303が形成されたDBC基板300を備えている。そして、配線パターン302上にはパワー素子304が半田305によって直接半田付けされ上、所定のワイヤボンディング処置が施されている。

【0011】図9は、従来のマルチチップモジュール半導体装置の第3の構成例（第3の従来装置）を示す断面

図である。

【0012】この半導体装置は、複数のパワー素子をそれぞれ搭載した各チップ部と制御部等の周辺回路部とを分離したもので、各チップ部は、最小限の面積の部分金属ベース基板を含むヒートスプレッタを介してパワー素子をベースメタル上にマウントし、周辺回路部は安価なガラス・エポキシ・プリント配線基板（以下、ガラエボ基板という）にマウントし、両者をボンディングなどの方法で接続している。

【0013】すなわち、ベースメタル（Al、Cuなど）401上には、接着剤または半田からなる固着部材402によりヒートスプレッタ403がマウントされ、さらに該ヒートスプレッタ403上にパワー素子404が半田405によって半田付けされて、各チップ部が形成されている。ここで、ヒートスプレッタ403は、金属ベース層（Alなど）403a、樹脂絶縁層403b及び銅箔403cが順次積層されたものである。

【0014】また、ベースメタル401上のチップ部の周辺には、周辺回路部を形成すべく、配線パターン410がプリントされたガラエボ基板411が固着され、該配線パターン410には各種電子部品（図示省略）が実装されている。

【0015】

【発明が解決しようとする課題】しかしながら、上記第1、第2及び第3の従来装置では次のような問題点があった。以下、図10（a）、（b）、（c）及び図11を用いて具体的に説明する。

【0016】図10（a）、（b）、（c）は、従来装置の問題点を説明するための図であり、同図（a）は主要部材の熱伝導率、同図（b）は各種ヒートスプレッタ（1cm角）の熱抵抗、同図（c）は上記第3の従来装置のチップ部の熱抵抗を示す。また、図11は、半田中のPb含有率とパワーサイクル耐量との関係を示すグラフである。

【0017】（1）金属ベース基板上にパターンニングを施しヒートスプレッタを介して各パワー素子を搭載した上記第1の従来装置では、金属ベース基板200のコストが高いだけでなく、該金属ベース基板200の絶縁層202が熱可塑性樹脂を使用していることから、図10（a）に示すようにその熱伝導率は0.035W/℃・cmと悪く、300℃以上の耐熱がない。

【0018】（2）DBC基板を使用する上記第2の従来装置では、耐熱及び熱抵抗（放熱性）とも良好であるが、基板コストが高くなる。

【0019】（3）部分的に金属ベース基板を使用した上記第3の従来装置では、コストは全て金属ベース基板を使用したもの（第1の従来装置）より低減されるものの、熱抵抗が非常に悪化し実用的でない。例えば、樹脂絶縁層403bの熱伝導率の悪さを伝熱面積でカバーすることができず、図10（b）、（c）に示す例を基に

概算すると、Cu（銅）で構成されるヒートスプレッタに対して、底面半田付け方式（固着部材402が半田）で約9.9倍、底面接着方式（固着部材402が接着剤）で25倍程熱抵抗が悪化する。

【0020】ここで、図10（b）、（c）について説明する。図10（b）では、厚さ1.5mmのCu、CKC（Cu/コパル/Cuの積層）、及び窒化アルミニウム（AlN）の各々の熱抵抗は、それぞれ0.037、0.469、0.115（℃/W）であることを示している。図10（c）の底面接着方式の場合では、Cu（パワー素子404の裏面：厚さ1.0mm）、半田405（厚さ0.1mm）、Cu403c（厚さ0.1mm）、樹脂絶縁層403b（厚さ0.1mm）、アルミニウム403a（厚さ1.0mm）、及び接着剤402（厚さ0.05mm）とした例では、熱抵抗が0.951（℃/W）となる。また、底面半田付け方式の場合では、Cu（パワー素子404の裏面：厚さ1.0mm）、半田405（厚さ0.1mm）、Cu403c（厚さ0.1mm）、樹脂絶縁層403b（厚さ0.1mm）、Cu403a（厚さ1.0mm）、及び半田402（厚さ0.1mm）とした例では、熱抵抗が0.367（℃/W）となることを示している。

【0021】さらに、図11のグラフでは、半田中のPb含有率が高くなるとTFT耐量が向上することが示されているが（Pbの含有率が高くなると、上記繰り回りに対して半田のクラック、ぜい化が発生しにくくなる）、この図11から明らかなように、上記第3の従来装置において、信頼性向上のためTFT耐量=10Kcycle以上保証するためには、Pbの含有率が90%以上の半田をチップ下（半田405）に使用する必要がある。その結果、半田405の融解温度が高くなり（Pb：Sn=95：5の場合では融解温度は314℃）、300℃以上の耐熱があるヒートスプレッタ403が必要となる。ヒートスプレッタ403に使用される樹脂絶縁層403bは、熱可塑性樹脂であるため250℃以上の耐熱を持たない。従って、高信頼性のチップ部を形成することができない。

【0022】このように、上記第3の従来装置では、熱抵抗の悪化やチップ部の信頼性の低下が問題となるが、この点を改善する手法としては、①耐熱性に優れたDBC基板を各ヒートスプレッタとして使用する方法、②各ヒートスプレッタをCuやCKC、Moなどの金属で構成して樹脂絶縁層を設けないようにする方法が考えられる。

【0023】しかし、上記手法①では、パワー素子404のヒートスプレッタとして、複数のDBC基板を使用することになるが、このような手法であっても、DBC基板は高価であるため、上記第2の従来装置の場合とコスト差が少なく、第2の従来装置と同様にコスト面で問題となる。

5

【0024】また、上記手法②のように、各ヒートスプレッタを金属で構成し、該金属ヒートスプレッタを直接半田付けでベースメタル401にマウントした場合は、複数の電流経路を形成することが困難となり、各パワー素子404を個別に制御することができない。すなわち、複数のパワー素子404の下にそれぞれ金属ヒートスプレッタを設け、これを半田付けでベースメタル401上にマウントすると、各チップ404のドレイン面（チップの裏面）が全て同電位となり、各パワー素子404を個別に制御することができなくなる。

【0025】上記第1、第2及び第3の従来装置の問題点を一覧比較したものを図12に示す。なお、図中の矢印は、金属ベース基板のグレードをアップした場合を示し、グレードアップした場合はコストも高くなる。

【0026】本発明は、上述の如き従来の問題点を解決するためになされたもので、その目的は、パワー素子と放熱板の電気的絶縁を完全に保つことができ、しかも高熱伝導性かつ高耐熱性に優れたマルチチップモジュール半導体装置を提供することである。またその他の目的は、低コストで、高信頼性のマルチチップモジュール半導体装置を提供することである。

【0027】

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、複数のパワー素子を有するパワー回路部と、このパワー回路部を制御する制御回路部とが同一放熱板上に実装されたマルチチップモジュール半導体装置において、前記各パワー素子は、セラミックス系の絶縁層を有するヒートスプレッタを介して前記放熱板に半田付けによって実装したことにある。

【0028】この第1の発明によれば、ヒートスプレッタは、チップ搭載面と底面との電気的絶縁を完全に保つことができ、しかも高熱伝導性かつ高耐熱性となる。ヒートスプレッタのチップ搭載面と底面との電気的絶縁を完全に保つことができるので、各ヒートスプレッタを放熱板に直接半田付けることが可能となり、パワー素子と放熱板とは低熱抵抗で結合される。さらに、高耐熱性であることから、Pb含有率90%以上の半田をパワー素子下のヒートスプレッタに使用することができるためTFT耐量が大きくなり、装置の信頼性が向上する。

【0029】第2の発明の特徴は、上記第1の発明において、前記ヒートスプレッタについて、熱伝導率が0.2W/℃・cm以上の高熱伝導性でありかつ300℃以上の高耐熱性を有するAl₂O₃層またはAlN層で前記絶縁層を構成し、この絶縁層の上面及び下面側に半田付け可能なメタライズ処理を施したことにある。

【0030】この第2の発明によれば、優れた熱伝導率、高耐熱性及び絶縁性を備えたヒートスプレッタを安価に作製することが可能となる。

【0031】第3の発明の特徴は、上記第1の発明において、前記ヒートスプレッタについて、熱伝導率が0.

6

2W/℃・cm以上の高熱伝導性でありかつ300℃以上の高耐熱性を有するAl₂O₃層またはAlN層で前記絶縁層を構成し、この絶縁層の上面及び下面側にCuペーストの印刷焼成によるCu厚膜を形成したことにある。

【0032】この第3の発明によれば、優れた熱伝導率、高耐熱性及び絶縁性を備えたヒートスプレッタを安価に作製することが可能となるとともに、パワー素子と放熱板とは一層の低熱抵抗で結合される。

10 【0033】第4の発明の特徴は、上記第1乃至第3の発明において、前記制御回路部は、プリント基板、セラミックス基板または金属基板を用いて構成したことにある。

【0034】この第4の発明によれば、制御回路部を安価に且つ高密度に実現することができる。

【0035】第5の発明の特徴は、上記第1乃至第4の発明において、トランスファーモールド法により外囲器を成型したことにある。

【0036】この第5の発明によれば、コスト、生産性を一層向上させることができる。

【0037】

【発明の実施の形態】以下、本発明の実施形態を図面に基いて説明する。図1(a)、(b)、(c)は、本発明の第1実施形態に係るマルチチップモジュール半導体装置の構成を示す図であり、同図(a)はその断面図、同図(b)はその斜視図、及び同図(c)はパワー素子の概略外観図である。

【0038】この半導体装置は、例えば上記図5に示したHブリッジ・モータドライブ回路を実現するものであり、ベース外部放熱器1を備えている。そして、ベース外部放熱器1上には、パワー素子をそれぞれ搭載した複数のチップ部10と、そのパワー素子の動作を制御する制御部等の周辺回路部20とがマウントされ、その両者はワイヤボンディングで接続されている。

【0039】各チップ部10には、本発明の特徴を成すヒートスプレッタ2（後述する）を介してパワー素子3がそれぞれ搭載されている。その際、前記ヒートスプレッタ2はベース外部放熱器1に高温半田（Pb含有率90%以上）4で半田付けされ、さらに前記各パワー素子3はヒートスプレッタ2上に半田5で半田付けされている。

【0040】また、ベース外部放熱器1の上面に接着剤等により固着されたガラエポ基板11が設けられ、その基板11上に各種電子部品が高密度に実装されて前記周辺回路部20が構成されている。なお、周辺回路部20の基板としては、ガラエポ基板のほか、例えば厚膜セラミックスや金属基板などであってもよい。

【0041】各パワー素子3は、図1(c)に示すように、MOS-FETの場合上面側にソース電極4aとゲート電極4bが形成され、下面側にドレイン電極4cが

形成されている。そして、同図(b)に示すように、各パワー素子3のソース電極4a、ゲート電極4b及びドレイン電極4cが、それぞれ金線などのワイヤ21, 22, 23を介して周辺回路部20にボンディングされている。なお、ワイヤ23のドレイン電極4c側の一端は、ヒートスプレッタ2の最上面にボンディングされている。

【0042】図2(a)～(e)は、上記図1中のヒートスプレッタ2の具体的構成例を示す断面図である。

【0043】同図(a)～(e)に示すヒートスプレッタの特徴は、ヒートスプレッタのチップ搭載面と底面との電気的絶縁が完全に保たれ、両面とも半田付け可能で、しかも高熱伝導性(0.2W/℃・cm)、高耐熱性(300℃以上)であることが挙げられる。

【0044】図2(a)、(b)に示すヒートスプレッタは、AlNやAl₂O₃のセラミックスに両面メタライズを施したものである。すなわち、同図(a)に示す第1のヒートスプレッタは、AlN(窒化アルミニウム)31の両面にMo(モリブデン)やNi(ニッケル)の半田付け用のメタライズ32を施したものである。図2(b)に示す第2のヒートスプレッタは、Al₂O₃(酸化アルミニウム(アルミナ))41の両面に、MoやNiの半田付け用のメタライズ42が施されている。なお、AlNやAl₂O₃のセラミックスに代えて、他のセラミックスで構成してもよい。但し、上記の高熱伝導性及び高耐熱性を備えている必要がある。

【0045】図2(c)に示す第3のヒートスプレッタは、Cu薄板(200～500μm)51下に、高温半田(Pb含有量多い)52を介して、両面にメタライズ53を施したAl₂O₃層54を結合したものである。

【0046】図2(d)に示す第4のヒートスプレッタは、Cu(またはCKC、Mo)などの金属61にAl₂O₃などのセラミックス溶射により絶縁層62を形成し、その絶縁層62に半田付け可能にMoやNiのメタライズ63を施したものである。

【0047】図2(e)に示す第5のヒートスプレッタは、AlNまたはAl₂O₃のセラミックス71の両面にCuペーストの印刷焼成によるCu厚膜(～500μm)72を形成したものであり、このCu厚膜72により、ヒートスプレッタ2の熱抵抗や熱膨張係数をコントロールすることができる。

【0048】上記第3、第4及び第5のヒートスプレッタの各例の通り、Cu薄板51、61やCu厚膜72をアセンブリ形成することにより、一層の低熱抵抗性を実現することが可能となる。この点について、図3を用いて具体的に説明する。

【0049】図3は、前記第3及び第4のヒートスプレッタの熱抵抗を示す図である。

【0050】上記図2(c)に示す第3のヒートスプレッタは、Cu51(厚さ1.0mm)、半田52(厚さ

0.1mm)、セラミックス54(厚さ0.5mm)、及び半田(ベース外部放熱器1に接合:厚さ0.1mm)とした例では、根元算で熱抵抗が0.246(℃/W)となる。また、上記図2(d)に示す第4のヒートスプレッタは、Cu61(厚さ1.0mm)、セラミックス62(厚さ0.5mm)、及び半田(ベース外部放熱器1に接合:厚さ0.1mm)とした例では、熱抵抗が0.219(℃/W)となる。これらの結果を第3の従来装置の熱抵抗値(0.951:図10(c)の底面接合方式)と比べると、放熱性がそれぞれ3.86倍、4.34倍向上しているのが分かる。

【0051】このように、本実施形態では、ヒートスプレッタ2として、図2(a)～(e)に示すものを使用したので、チップ搭載面と底面との電気的絶縁を完全に保つことができ、しかも高熱伝導性(0.2W/℃・cm以上)且つ高耐熱(300℃以上)のパワー素子搭載用ヒートスプレッタを実現することができる。すなわち、高耐熱性であることから、Pb含有率90%以上の半田をチップ下のヒートスプレッタ2に使用することができ、そのためTFT耐量が大きくなり、装置の信頼性が向上する。

【0052】さらに、ヒートスプレッタ2のチップ搭載面と底面との電気的絶縁を完全に保つことができるので、各ヒートスプレッタ2をベース外部放熱器1に直接半田付けすることが可能となり、チップ部10とベース外部放熱器1とは低熱抵抗で結合されることになる。さらに、ベース外部放熱器1は各パワー素子10と電気的に絶縁されていることから、ベース外部放熱器1を直接外気に晒すことも可能であり、高効率な冷却が行える。これにより、装置の放熱性が向上する。

【0053】また、チップ部10のヒートスプレッタ2には、高価なDBC基板や金属ベース基板等を使用せずAlNやAl₂O₃等の安価な材料を使用し、しかも、周辺回路部20を安価なガラエボ基板等を使用したので、装置全体を低コストで作製することができ、しかも高出力なパワー素子をコンパクトにアセンブリすることができる。

【0054】図4(a)、(b)、(c)は、本発明の第2実施形態に係るマルチチップモジュール半導体装置の構成を示す図であり、同図(a)は、樹脂封止前の状態を示す斜視図、同図(b)は樹脂封止した完成品を示す斜視図、及び同図(c)はその断面図である。なお、図1と共通する要素は同一の符号を付し、その説明を省略する。

【0055】本実施形態は、上記第1実施形態で示した本発明のマルチチップモジュール半導体装置に対し、入出力リードを含めてトランスファーモールド法による樹脂封止を施して、さらに標準パッケージ(外囲器)に収納したものである。

【0056】すなわち、同図(a)に示すように、樹脂

封止前は、まだ、基板1と入出力リード部80とが一体となり、この入出力リード部80は、前記周辺回路部20の所定パッドにワイヤボンディングされている。樹脂封止前は、このような装置が複数の連なった状態となっている。

【0057】そして、トランスファーモールド法により個々の装置が樹脂封止された後、切断工程にて切断処理されると、同図(b)、(c)に示すように標準パッケージ90から入出力リード80aが導出され、個々に分離された装置が完成する。

【0058】本実施形態では、コスト性及び生産性を一層向上させることが可能となる。

【0059】

【発明の効果】以上詳細に説明したように、第1の発明によれば、各パワー素子を、セラミックス系の絶縁層を有するヒートスプレッタを介して放熱板に半田付けによって実装するようにしたので、パワー素子と放熱板の電気的絶縁を完全に保つことができる。さらに、パワー回路部は高熱伝導性且つ高耐熱性となるため、パワー素子と放熱板とは低熱抵抗で結合でき、しかもTFT耐量が

大きくって装置の信頼性が向上する。
【0060】第2の発明によれば、上記第1の発明において、前記ヒートスプレッタの前記絶縁層は、熱伝導率が $0.2\text{W}/\text{C}\cdot\text{cm}$ 以上の高熱伝導性であり、且つ 300°C 以上の高耐熱性を有する Al_2O_3 層または AlN 層で構成し、この絶縁層の上面及び下面に半田付可能なメタライズ処理を施すようにしたので、優れた熱伝導率、高耐熱性及び絶縁性を備えたヒートスプレッタを安価に作製することが可能となる。

【0061】第3の発明によれば、上記第1の発明において、前記ヒートスプレッタについて、熱伝導率が $0.2\text{W}/\text{C}\cdot\text{cm}$ 以上の高熱伝導性であり且つ 300°C 以上の高耐熱性を有する Al_2O_3 層または AlN 層で前記絶縁層を構成し、この絶縁層の上面及び下面側にCuペーストの印刷焼成によるCu厚膜を形成したので、優れた熱伝導率、高耐熱性及び絶縁性を備えたヒートスプレッタを安価に作製することが可能となると共に、一層の低熱抵抗性を図ることが可能となる。

【0062】第4の発明によれば、上記第1乃至第3の発明において、前記制御回路部は、プリント基板、セラミックス基板または金属ベース基板を用いて構成したので、制御回路部を高密度に実現できるため装置全体を小型化でき、しかも低コスト化が可能となる。

【0063】第5の発明によれば、上記第1乃至第4の発明において、トランスファーモールド法により外囲器を成型するようにしたので、コスト性、生産性を一層向上させることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係るマルチチップモジュール半導体装置の構成を示す図である。

【図2】図1中のヒートスプレッタの具体的構成例を示す断面図である。

【図3】第3及び第4のヒートスプレッタの熱抵抗を示す図である。

【図4】本発明の第2実施形態に係るマルチチップモジュール半導体装置の構成を示す図である。

10 【図5】従来の一般的なHブリッジ・モータドライブ回路の回路図である。

【図6】図5に示すHブリッジ・モータドライブ回路の等価回路図である。

【図7】従来のマルチチップモジュール半導体装置の第1の構成例を示す断面図である。

【図8】従来のマルチチップモジュール半導体装置の第2の構成例を示す断面図である。

【図9】従来のマルチチップモジュール半導体装置の第3の構成例を示す断面図である。

20 【図10】従来装置の問題点を説明するための図である。

【図11】半田中のPb含有率とパワーサイクル耐量との関係を示すグラフである。

【図12】従来装置の問題点を一覧表示した図である。

【符号の説明】

1 ベース外部放熱器

2 ヒートスプレッタ

3 パワー素子

4, 5 半田

30 4a ソース電極

4b ゲート電極

4c ドレイン電極

10 チップ部

11 ガラエボ基板

20 周辺回路部

21, 22, 23 ワイヤ

31 AlN (窒化アルミニウム)

32, 42, 53 メタライズ

41 Al_2O_3 (酸化アルミニウム)

40 51 Cu薄板

52 高温半田

62 セラミックス溶射による絶縁層

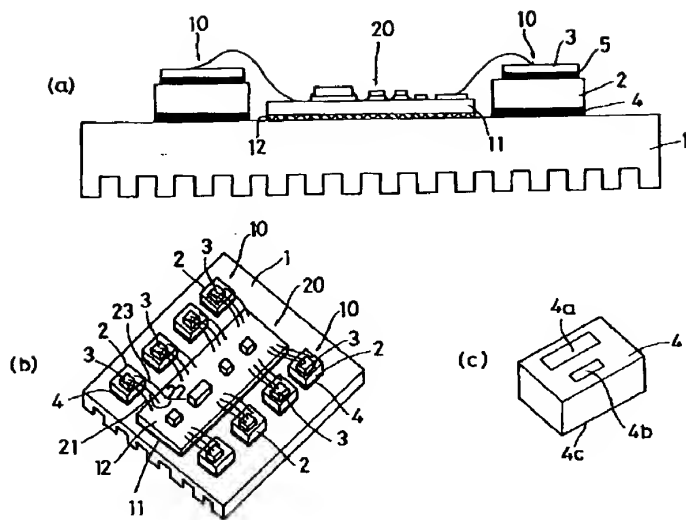
71 セラミックス

72 Cu厚膜

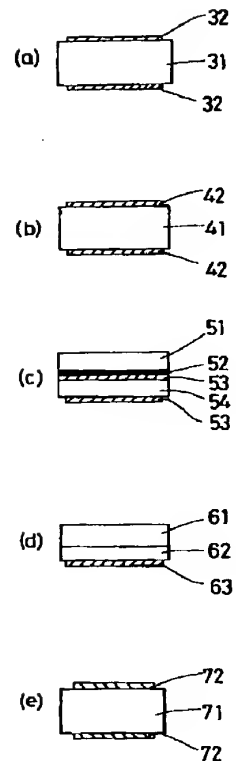
80a 入出力リード

90 標準パッケージ

【図1】



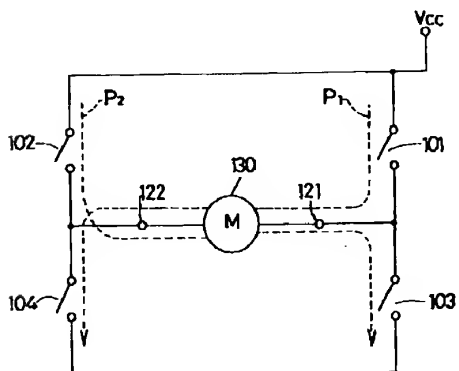
【図2】



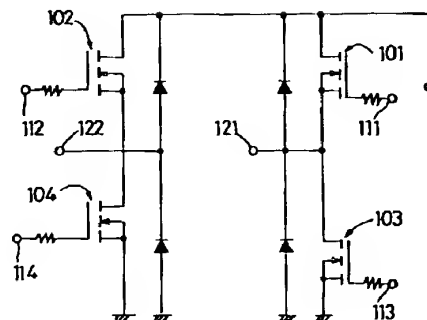
【図3】

	第3のヒートパッド	厚さ	第4のヒートパッド	厚さ
	Cu	10	Cu	10
	半田	0.1	セラミックス	0.5
	セラミックス	0.05	半田	0.1
	半田	0.1		
熱抵抗(°C/W)	0.246		0.219	

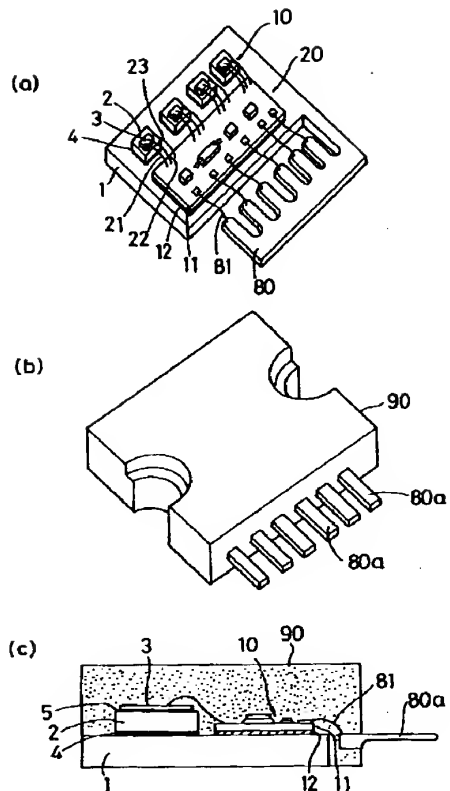
【図6】



【図5】



【図4】



【図10】

(a)

部材	熱伝導率(W/C.m)
アルミニウム	2.36
銅	4.03
シリコン	1.57
SiC	0.32
半田	0.37
溶剤系接着剤	0.0088
金属基板用絶縁層	0.035
窒化アルミニウム	1.31
セラミックス	0.30

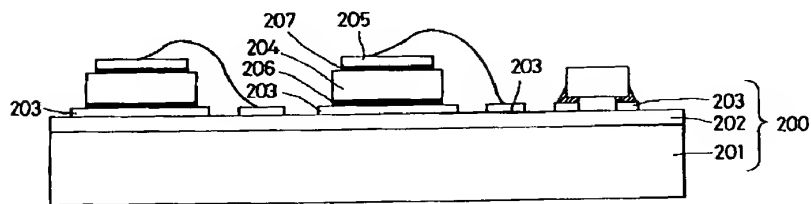
(b)

各種	銅	厚さ	SiC	厚さ	窒化アルミ	厚さ
	Cu	15	Cu	15	AlN	15
			コーテッド			
			Cu			
熱抵抗(°C/W)	0.037		0.469		0.115	

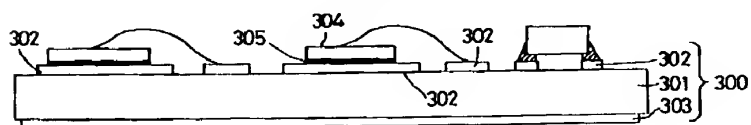
(c)

方式	金属接着方式	厚さ	底面半田付方式	厚さ
	Cu	1.0	Cu	1.0
	半田	0.1	半田	0.1
	Cu	0.1	Cu	0.1
	絶縁層	0.1	絶縁層	0.1
	アルミニウム	1.0	Cu	1.0
	接着剤	0.05	半田	0.1
熱抵抗(°C/W)	0.961		0.367	

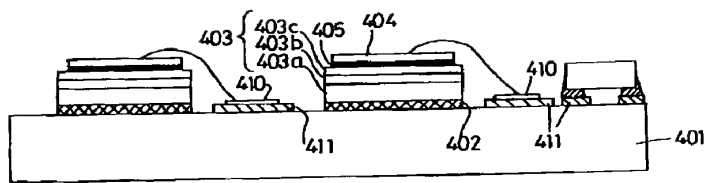
【図7】



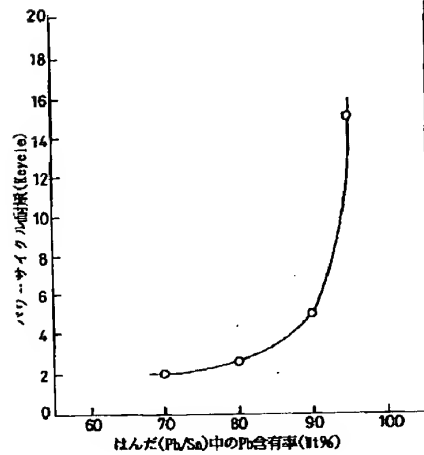
【図8】



【図9】



【図11】



【図12】

項目	コスト	耐熱 (7+7%)	信頼性	70/70の 容易さ	熱抵抗 (放熱性)	十分な 耐熱性
第1の従来装置(金属4-2基板)	中→高	X	△	◎	△→○	△→○
第2の従来装置(DBC基板)	高	◎	△	◎	◎	◎
第3の従来装置(部分金属基板)	小→中	X	◎	△	X	△→○

CLIPPEDIMAGE= JP409213877A

PAT-NO: JP409213877A

DOCUMENT-IDENTIFIER: JP 09213877 A

TITLE: MULTI-CHIP MODULE SEMICONDUCTOR
DEVICE

PUBN-DATE: August 15, 1997

INVENTOR-INFORMATION:

NAME

MOCHIDA, HISASHI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP08017899

APPL-DATE: February 2, 1996

INT-CL (IPC): H01L025/04;H01L025/18 ;H05K001/05

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor
device which is excellent in
electrical insulation property, thermal conductivity, heat

resistance, and low
in manufacturing cost.

SOLUTION: A multi-chip module semiconductor device is equipped with a power circuit provided with power devices 3 and a control circuit which controls the power circuit, where the power circuit and the control circuit are both mounted on the same heat dissipating plate. The power devices 3 are mounted on the heat dissipating plate by soldering through the intermediary of a heat spreader 2 provided with a ceramic insulating layer. At this point, the heat spreader 2 is provided with the insulating layer of AlO or AlN which is high in thermal conductivity or has a thermal conductivity of above $0.2\text{W}/^{\circ}\text{C}\cdot\text{cm}$ and high in heat resistance or capable of withstanding a temperature of 300°C or above, and the upside or underside of the insulating layer is subjected to a metallizing treatment for soldering.

COPYRIGHT: (C)1997,JPO